

⑫ 公開特許公報(A) 平1-218350

⑤ Int.Cl.⁴

H 02 M 1/00
H 01 L 27/04
29/78

識別記号

3 2 1

庁内整理番号

R-8325-5H
H-7514-5F
K-8422-5F

⑬ 公開 平成1年(1989)8月31日

審査請求 未請求 請求項の数 1 (全6頁)

⑭ 発明の名称 電力用半導体装置

⑮ 特 願 昭63-40589

⑯ 出 願 昭63(1988)2月25日

⑰ 発 明 者 藤 本 裕
⑱ 出 願 人 日本電装株式会社
⑲ 代 理 人 弁理士 鈴江 武彦

愛知県刈谷市昭和町1丁目1番地 日本電装株式会社内
愛知県刈谷市昭和町1丁目1番地
外2名

明 細 書

1. 発明の名称

電力用半導体装置

2. 特許請求の範囲

負荷に動作電力を供給するパワー素子と、

このパワー素子と同一の半導体チップに形成され、この半導体チップの温度に対応した電気的な信号を発生する温度検出素子と、

検出すべき基準温度に対応した基準信号を発生する基準信号発生手段と、

上記温度検出素子から得られた検出信号と上記基準信号とを比較して、上記半導体チップの温度が上記基準温度より上昇した状態を検出する比較手段と、

上記パワー素子と共通にゲート制御されるようにした制御素子と、

上記パワー素子に流れる負荷電流に対応して上記制御素子に流れるようになる電流に基づき、上記検出信号および基準信号の少なくとも一方を

補正する手段とを具備し、

上記比較手段からの検出出力によって、上記パワー素子をオフ制御するようにしたことを特徴とする電力用半導体装置。

3. 発明の詳細な説明

〔産業上の利用分野〕

この発明は、例えば大電力で使用される負荷に供給する電流を制御する、異常温度からの保護機能を有する電力用半導体装置に関する。

〔従来の技術〕

電力用の半導体装置にあっては、負荷に供給される電流を制御するパワー素子を備えているものであり、このパワー素子には負荷電流が流れる。したがって、パワー素子は負荷電流量に対応して発熱する。そして、例えば負荷がショートの状態となったような障害発生時には、このパワー素子に大電流が流れるようになり、このパワー素子の温度が過渡に上昇するようになる。

このようにパワー素子の温度が異常に上昇するようになると、このパワー素子はもとより、このパワー素子と一体的に構成された他の半導体素子、あるいは周辺装置の破壊につながるようになる。したがって、このようなパワー素子においては、異常に温度が上昇するような状態となった時には、例えば負荷電流を遮断するような保護機能を持たせるようにすることが必要となる。

このようなパワー素子の保護機能は、従来においては周辺回路に設定しているものであるが、最近では異常状態の検出、さらにこの異常検出に対応して動作される保護動作のための回路等を、電力用パワー素子と同一チップ内に内蔵させることが考えられている。そして、小形化、低コスト、さらに信頼性が向上されるようにしている。

このような保護機能を内蔵した電力用半導体装置は、例えば第4図で示すように構成されるもので、例えばpチャネルのパワーMOSによって構成されるパワー素子11を備え、このパワー素子11を介して電源12からの電流が負荷13に供給され

電圧が点Aの電圧よりも高く設定され、比較回路18からの出力信号がハイレベルに設定されて、ゲート駆動回路15からの出力信号によってパワー素子11が制御され、負荷13を制御するようにしている。これに対して、半導体チップの温度が上昇すると、この温度上昇に伴って点Bの電圧が低くなり、チップの温度が異常温度の状態となると、点Bの電圧が点Aの電圧よりも低くなって、比較回路18からの出力信号がローレベルとなる。したがって、この状態ではNAND回路14からの出力信号はハイレベルに固定されるようになり、pチャネルMOSでなるパワー素子11はオフ状態とされて負荷電流が遮断され、この半導体素子は過電流による発熱から保護されるものである。

しかしながら、このように構成される半導体装置において、発熱するパワー素子11部と温度検出素子17部との間の熱伝導の関係から、上記発熱部と検出部の温度が必ずしも一致するとは限らない。例えば、負荷13にショートが生じてパワー素子11に過渡的に大電流が流れるようになり、このパワ

るようにしている。

パワー素子11のゲートには、NAND回路14からの駆動信号が供給されており、NAND回路14にはゲート駆動回路15からのデューティ制御されるパルス状の駆動信号、および比較回路16からの信号が供給されている。すなわち、比較回路16からの出力信号がハイレベルの状態、駆動回路15からのパルス状駆動信号が極性反転される状態で、パワー素子11のゲートに供給され、オン・オフ制御されるようになる。そして上記比較回路16には、抵抗回路によって分圧された点Aの基準電圧信号、および温度検出用ダイオード17の端子電圧となるB点の電圧信号が供給されるようにしている。

ここで、上記温度検出用ダイオード17は、パワー素子11と同一の半導体チップに形成されるもので、パワー素子11に大電流が流れ、このパワー素子11が発熱して半導体チップが加熱されたときには、この半導体チップの温度上昇に対応して点Bの電位が下げられるようになる。そして、半導体チップの温度が正常な状態にあるときは、点Bの

素子11が急激に温度上昇する場合を想定すると、このパワー素子11とは異なる位置に形成される温度検出素子17の温度上昇が追従し得なくなる。すなわち、パワー素子11部の温度と温度検出素子17部の温度との間に、50℃程度の温度差が存在するようになる。したがって、保護温度を例えば150℃に設定したとしても、パワー素子11のジャンクション温度が200℃となった状態で保護動作が実行されるようになり、素子の保護機能が確実に発揮されないようになる。

〔発明が解決しようとする課題〕

この発明は上記のような点に鑑みなされたもので、特に負荷電流を制御するパワー素子部に電流が流れている動作状態で、このパワー素子部の温度に対応した保護動作が実行されるようにして、急激な負荷電流の上昇に伴う過渡的な温度上昇であっても、確実に素子を加熱から保護できるようにする、保護機能を備えた電力用半導体装置を提供しようとするものである。

【課題を解決するための手段】

すなわち、この発明に係る電力用半導体装置にあっては、負荷を制御するパワー素子と共通に制御され、パワー素子に流れる電流と比例した電流が流されるようになる制御素子を設けると共に、上記パワー素子と共通の半導体チップに形成される温度検出素子からの温度検出信号と、設定された基準温度に対応した基準信号とを比較して、検出温度が基準温度を超える状態で上記パワー素子をオフ制御させるようにする。そして、上記温度検出信号および基準信号の少なくとも一方が上記制御素子に流れる電流量によって補正されるようにする。

【作用】

上記のような電力用半導体装置にあっては、基本的にはパワー素子の設定される半導体チップの温度が、設定された基準温度を超えて上昇する状態で、上記パワー素子をオフして過熱からの保護動作が実行されるようにする。このような保護動作

が実行されるに際して、パワー素子に流れる電流に比例した電流が制御素子から検出されるようになり、この制御素子から得られる電流によって、例えば基準信号を補正することによって、上記設定される基準温度が上昇されるようになる。したがって、パワー素子に負荷電流が流れる状態において、パワー素子部の温度が過渡的に上昇した場合に、このパワー素子部と温度検出部との温度差が補償されるようになり、急激な負荷電流の上昇に際して、これに逐次に対処して保護動作が行われる。

【発明の実施例】

以下、図面を参照してこの発明の一実施例を説明する。第1図は保護機能を加えた電力用半導体装置の回路構成を示しているもので、pチャンネルMOSによって構成されるパワー素子21を備える。このパワー素子21は、電源と負荷22との間に設定されるもので、そのオン状態で負荷22に電流を供給する。また、このパワー素子21と同様のp

チャンネルMOSによって、同一の半導体チップに制御素子23が設けられるもので、パワー素子21および制御素子23は、NAND回路24からの出力信号によってゲート制御され、このNAND回路24からの出力がローレベルのときに、共にオン制御されるようにしている。

上記NAND回路24には、比較回路25からの出力信号、およびゲート駆動回路26からの駆動信号が供給されているもので、ゲート駆動回路26からは、例えばデューティ制御されたパルス状の信号が発生されるようにしている。したがって、比較回路25からの出力信号がハイレベルの状態で、ゲート駆動回路26からの出力パルス信号が高レベルでNAND回路24から出力されるようになり、この信号がパワー素子21および制御素子23のそれぞれゲートに供給されるようになる。

上記比較回路の負側の端子には、抵抗R1およびR2による電圧分圧回路で構成された基準電圧設定部27の、抵抗R1とR2の接続点である点Aの基準電圧信号が、抵抗R3を介して供給される

ようにする。そして、上記制御素子23がオン状態のとき得られる電流が、上記比較回路25の負側の端子に、上記基準電圧を補正する要素として、逆流防止用のダイオード28を介して供給されるようにする。

またこの比較回路25の正側の端子には、複数のダイオードを直列接続して構成した温度検出素子29の、点Bの端子電圧が供給されるようになっており、上記点Bは抵抗R4を介して電源ラインに接続されている。ここで、この温度検出素子29を構成するダイオードは、上記パワー素子21の形成された半導体チップに内蔵されるように形成され、パワー素子21に大電流が流れて発熱し、半導体チップがこの熱によって温度上昇したときには、この半導体チップの温度上昇が検出されるようにしている。そして、この温度検出素子29を構成するダイオードは、負の温度特性を有するものであるため、半導体チップの温度が上昇したときには、その温度に対応して点Bの電圧が低下されるようになる。

すなわち、このように構成される電力用半導体装置にあっては、パワー素子21の形成される半導体チップの温度は、温度検出素子29の点Bの電圧によって検出され、この検出温度に対応した点Bの電圧は、温度特性を備えていない基準電圧設定部27で設定された基準電圧と、比較回路25で比較される。

ここで、上記点Bの電位は半導体チップの温度が正常な状態にあるときは、点Aの電圧より高くなるように設定されているもので、温度の正常状態では比較回路25からハイレベルの信号が出力され、このハイレベルの信号がNAND回路24にゲート信号として供給されるようになっている。したがって、ゲート駆動回路26からのパルス状の駆動信号は、反転してパワー素子21に供給され、負荷22が制御されるようになる。

そして、半導体チップの温度が上昇すると、この温度に対応して点Bの電圧が低下し、この点Bの電圧が基準電圧である点Aの電圧より低くなると、比較回路25の出力はハイレベルからローレベ

回路25の負側入力（反転側）の電位が上げられるようになり、半導体チップのパワー素子21部分の温度と温度検出素子29部分の温度との温度差を補正するようになる。

すなわち、この電力用半導体装置にあっては、パワー素子21に負荷電流が流れるようになる状態で、過熱からの保護動作を行う比較回路25に供給される基準電圧が、上記負荷電流量に対応して変化されるようになり、パワー素子21部と温度検出素子29部の温度差を、回路上でキャンセルするようになる。

したがって、負荷22の動作中において、この負荷22にショート等の障害が発生し、パワー素子21に流れる負荷電流が急激に上昇して、半導体チップの温度が急激に上昇するような状態となったときには、同時に制御素子23に流れる電流量も急激に増大し、比較回路25に供給される基準電圧値も上昇される。このため、上記負荷電流の増大によってパワー素子21部分の半導体チップの温度が、例えば150℃に上昇したときに、半導体チップ

ルに変化する。すなわち、NAND回路24のゲート信号がローレベルに固定されるようになり、このNAND回路24からの出力信号がハイレベルに固定されるようになって、パワー素子21と共に制御素子23がオフ状態とされ、負荷22に対する負荷電流が遮断され、過電流による半導体チップの異常な温度上昇が阻止されるようになる。

すなわち、基本的には上記のような保護動作が実行されるようになるものであるが、この実施例に示された電力用半導体装置にあっては、パワー素子21と同様の制御素子23が設けられており、この制御素子23のゲートはパワー素子21のゲートと共通に接続されている。したがって、制御素子23においては、パワー素子21に流れる電流を検出するようになり、このパワー素子21に流れる電流と比例した電流が制御素子23に流れて、この電流がダイオード28をかいして点Aの電位部分に流れ込むようになる。

したがって、この制御素子23を介して流れ込む電流によって、A点の電圧レベル、すなわち比較

の温度検出素子29の設定された部分の温度が、例えば100℃でまでしか上昇しないような場合でも、比較回路25に供給される基準電圧が制御素子23からの電流によって上昇されるため、温度検出素子29でチップ温度が100℃であることを検出しても、比較回路25からの出力は、ローレベルに反転される。したがって、実質的に半導体チップのパワー素子21部分の温度が、150℃に上昇した状態で、負荷22に供給される電流が遮断されて、適やかな保護動作が実行されるものである。

ここで、負荷の停止状態にあっては、制御素子23に電流が流れないものであるため、基準電圧の補正は行われない。また正常な動作状態にあっては、制御素子23に流れる電流量は制限されたものであり、したがって比較回路25に供給される基準電圧の補正量は小さい。このため、半導体チップの温度検出素子29の設定された部分の温度に近い状態で、通常の保護動作が実行される。

第2図は他の実施例を示しているもので、この実施例にあっては制御素子23に直列にして抵抗R

5 および R6 を接続し、点 C から制御素子 23 に流れる電流量に対応した電圧が取出されるようにしている。そして、この C 点の電圧信号は比較回路 30 に供給して、設定された比較電圧 R_{ef} と比較し、制御素子 23 に流れる電流が増大して、C 点の電位が比較電圧 R_{ef} を越えて下降するようになったときに、逆流防止用のダイオード 28 を介して比較回路 25 の負側端子に、基準電圧の補正電圧を供給するようにしている。その他の部分は第 1 図で示した実施例と同様であるので、同一符号を付してその説明は省略する。

すなわち、この実施例にあつては負荷 22 に供給される負荷電流が比較的少ない状態では、保護動作の比較回路 25 の基準電圧が補正されないようにし、パワー素子 21 に流れる負荷電流が異常に増大した状態でのみ、比較回路 25 の基準電圧値が補正されるようにしているものである。

尚、上記実施例にあつては、パワー素子 21 として p チャンネル MOS を使用するようにしているものであるが、これは n チャンネル MOS を使用

するようにしても同様に実施できるものであり、さらにパワー MOS に限らず、バイポーラトランジスタの場合でも同様に実施可能である。

さらに温度検出素子 29 は、実施例においては温度特性を有する抵抗のダイオードを直列接続して構成するようにしたが、これは温度特性を有するものによって適宜構成できるものであり、例えば温度特性の異なる抵抗の比、バンドギャップ回路内の電位、ツェナーダイオード電圧等を用いて構成することもできる。また直流駆動によって制御されるパワー素子を使用する場合、温度差はかなり小さくなるが、この場合は第 2 図の実施例で示したように過大電流のみを検出し、この過大電流が検出されたときのみに、比較回路 25 の基準電圧を補正するようにすればよい。

これまでの実施例においては、制御素子素子 24 に流れる電流に対応した信号を、比較回路 25 の基準電圧設定部 27 に供給し、基準電圧が補正されるようにしていた。しかし、この補正の対象は温度検出信号であっても同様の効果が得られる。

第 3 図はその実施例を示したもので、基本的には第 1 図で示した実施例と同様に構成されているが、温度検出素子 29 が電源に接続され、この温度検出素子 29 が抵抗 R7 を介して接地されるようにしている。そして、この温度検出素子 29 と抵抗 R7 と接続点 B が、抵抗 R8 を介して比較回路 25 の負側入力に接続されている。そして、制御素子 23 からの電流はダイオード 28 を介して、比較回路 25 の負側入力に供給し、温度検出信号を補正するようにしている。

すなわち、この半導体装置にあつては、半導体チップの温度に対応して B 点の電位が変動するようになるものであり、半導体チップの温度が高くなるにしたがつて、B 点の電位が上昇されるようになる。そして、半導体チップの温度が正常の状態にあるときには、抵抗 R1 および R2 によって設定される A 点の基準電位が、B 点電位より低くなるように設定されている。したがって、この状態では比較回路 25 からの出力がハイレベルとなり、パワー素子 21 はゲート駆動回路 28 の出力に対応し

てオン・オフ制御されて、負荷 22 に電力を供給している。この場合、制御素子 23 にはパワー素子 23 に流れる電流に対応した電流が流れ、温度検出信号を補正している。

そして、負荷 22 に大きな電流が流れるような状態となったときは、制御素子 23 にも大きな電流が流れ、温度検出素子 29 で実際に検出した温度よりも高い温度検出信号を比較回路 25 に与え、半導体チップを確実に過熱から保護する動作が実行されるようになるものである。

【発明の効果】

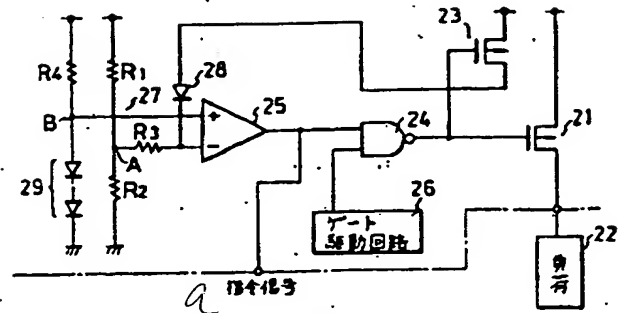
以上のようにこの発明に係る電力用半導体装置にあつては、特にパワー素子に過渡的に過大電流が流れるようになった場合、すなわち半導体チップのパワー素子部の温度と温度検出素子部の温度とに差が生じるような場合に、パワー素子部に流れる電流量に対応して温度検出動作を実行する保護機能部の基準電圧が補正されるものであり、特に過渡的な電流増加によってパワー素子の温度が

急激に上昇するようになるときに、半導体チップの温度検出動作が適切に行われるようになる。したがって、この半導体装置は熱的な破壊から効果的に保護されるようになるものである。

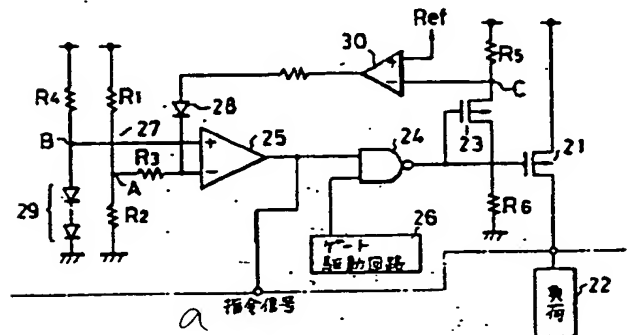
4. 図面の簡単な説明

第1図はこの発明の一実施例に係る電力用半導体装置の回路構成を示す図、第2図および第3図はそれぞれこの発明の他の実施例の回路構成を示す図、第4図は従来の電力用半導体装置の回路構成を示す図である。

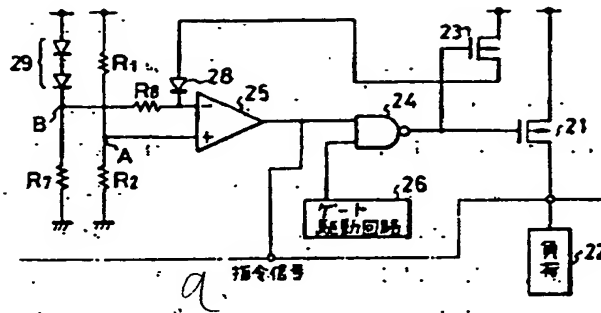
21…パワー素子、22…負荷、23…制御素子、24…NAND回路、25…比較回路、27…基準電圧設定部、29…温度検出素子。



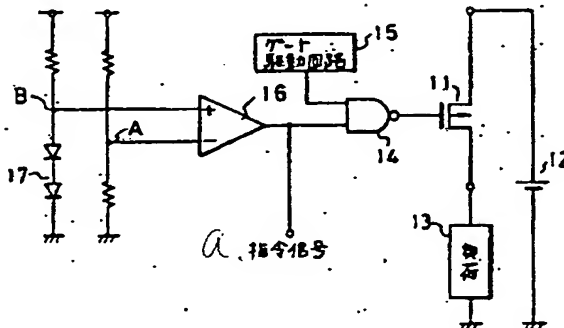
第1図



第2図



第3図



第4図